

Симуляция проектов, имеющих передатчики

Если ваш проект имеет Arria GX, Arria II GX, Cyclone IV, HardCopy IV, Stratix GX, Stratix II GX, Stratix IV или Stratix V передатчики, вы должны скомпилировать дополнительные файлы библиотек, чтобы выполнить функциональную или временную на уровне вентилей симуляцию.

Вы не сможете выполнить пост-синтез и пост-компоновка (на вентиляльном уровне) симуляцию, если выберете чипы семейства Stratix V.

Для Stratix V вы должны скомпилировать библиотеки, описанные в разделе помощи Quartus II – Компиляция библиотек Stratix V.

Выполнение симуляции с передатчиками семейств чипов Arria II, Cyclone IV, HardCopy IV и Stratix IV схоже между собой. Вы должны всего лишь заменить файлы моделей **stratixiigx_atoms** и **stratixiigx_hssi_atoms** файлами моделей чипов Arria II **arriaii_atoms** и **arriaii_hssi_atoms**, или файлами моделей чипов Cyclone IV

cycloneiv_atoms и **cycloneiv_hssi_atoms**, или файлами моделей чипов Stratix IV **stratixiv_atoms** и **stratixiv_hssi_atoms**.

Для высокоскоростной симуляции вы должны выбрать в качестве разрешения симулятора **ps** в списке **Resolution** (на вкладке **Design** в диалоге **Start Simulation**). Если вы укажете меньше, чем **ps**, то высокоскоростная симуляция может не состояться.

Если ваш проект содержит аппаратное ядро IP PCI Express®, обратитесь к секции "Симуляция проекта" в руководстве пользователя компилятором PCI Express.

В VHDL версии ModelSim-Altera и других версиях ModelSim с единственным языком VHDL не поддерживается симуляция проекта, в котором выбран чип семейства Stratix V. Вам потребуется версия ModelSim, которая поддерживает совместимую симуляцию VHDL/Verilog для симуляции проектов, в которых используются передатчики Stratix V.

Функциональная симуляция чипов Stratix GX

Для выполнения функциональной симуляции вашего проекта, в котором установлена мегафункция ALTGXB, разрешающая блок гигабитного передатчика в чипах Stratix GX, скомпилируйте файл модели **stratixgx_mf** в библиотеке **altgxb**.

Файл модели **stratixgx_mf** связан с библиотеками **lpm** и **sgate**. Если вы используете ModelSim/QuartaSim, вы должны создать эти библиотеки для выполнения симуляции.

Выполнение функциональной симуляции VHDL (ModelSim-Altera)

Для выполнения функциональной симуляции для чипов Stratix GX на VHDL, введите следующие команды:

```
vcom -work <my_design>.vhd <my_testbench>.vhd ←
vsim -L lpm -L altera_mf -L sgate -L altgxb work.<my_testbench> ←
```

Выполнение функциональной симуляции VHDL (ModelSim/QuartaSim)

Для выполнения функциональной симуляции для чипов Stratix GX на VHDL, введите следующие команды:

```
vcom -work altera_mf altera_mf_components.vhd altera_mf.vhd ←
vcom -work lpm 220pack.vhd 220model.vhd ←
vcom -work sgate sgate_pack.vhd sgate.vhd ←
vcom -work altgxb stratixgx_mf.vhd stratixgx_mf_components.vhd ←
vcom -work <my_design>.vhd <my_testbench>.vhd ←
vsim -L lpm -L altera_mf -L sgate -L altgxb work.<my_testbench> ←
```

Выполнение функциональной симуляции Verilog HDL (ModelSim-Altera)

Для выполнения функциональной симуляции для чипов Stratix GX на Verilog HDL, введите следующие команды:

```
vlog -work <my_design>.v <my_testbench>.v ←
vsim -L lpm_ver -L altera_mf_ver -L sgate_ver -L altgxb work.<my_testbench> ←
```

Выполнение функциональной симуляции Verilog HDL (ModelSim/QuartaSim)

Для выполнения функциональной симуляции для чипов Stratix GX на Verilog HDL, введите следующие команды:

```
vlib work_ver ←
vlib lpm_ver ←
vlib altera_mf_ver ←
vlib sgate_ver ←
vlib altgxb_ver ←
```

```
vlog -work lpm_ver 220model.v ←
vlog -work altera_mf_ver altera_mf.v ←
vlog -work sgate_ver sgate.v ←
vlog -work altgxb_ver stratixgx_mf.v ←
vlog -work <my design>.v <my testbench>.v ←
vsim -L lpm_ver -L sgate_ver -L altgxb_ver work.<my testbench> ←
```

Временная симуляция на уровне вентилях для чипов Stratix GX

Выполнение временной симуляции на уровне вентилях вашего проекта, имеющего передатчик Stratix GX, осуществляется компиляцией файлов моделей **stratixgx_atoms** и **stratixgx_hssi_atoms** в библиотеки **stratixgx** и **stratixgx_gxb** соответственно.

Файл модели **stratixgx_hssi_atoms** связан с библиотеками **lpm** и **sgate**. Если вы используете ModelSim/Questasim, вы должны создать эти библиотеки, чтобы выполнить симуляцию.

Выполнение временной симуляции на уровне вентилях VHDL (ModelSim-Altera)

Для выполнения временной симуляции на уровне вентилях для чипов Stratix GX на VHDL, введите следующие команды:

```
vcom -work <my design>.vho <my testbench>.vhd ←
vsim -L lpm -L altera_mf -L sgate -L stratixgx -L stratixgx_gxb \
-sdftyp <design instance>=<path to .sdo file>.sdo work.<my testbench> \
-t ps - +transport_int_delays+transport_path_delays ←
```

Выполнение временной симуляции на уровне вентилях VHDL (ModelSim/Questasim)

Для выполнения временной симуляции на уровне вентилях для чипов Stratix GX на VHDL, введите следующие команды:

```
vcom -work lpm 220pack.vhd 220model.vhd ←
vcom -work altera_mf altera_mf_components.vhd altera_mf.vhd ←
vcom -work sgate sgate_pack.vhd sgate.vhd ←
vcom -work stratixgx stratixgx_atoms.vhd stratixgx_components.vhd ←
vcom -work stratixgx_gxb stratixgx_hssi_atoms.vhd \
stratixgx_hssi_components.vhd ←
vcom -work <my design>.vho <my testbench>.vhd ←
vsim -L lpm -L altera_mf -L sgate -L stratixgx -L stratixgx_gxb \
-sdftyp <design instance>=<path to .sdo file>.sdo work.<my testbench> \
-t ps +transport_int_delays +transport_path_delays ←
```

Выполнение временной симуляции на уровне вентилях Verilog HDL (ModelSim-Altera)

Для выполнения временной симуляции на уровне вентилях для чипов Stratix GX на Verilog HDL, введите следующие команды:

```
vlog -work <my design>.vo <my testbench>.v ←
vsim -L lpm_ver -L altera_mf_ver -L sgate_ver -L stratixgx_ver -L \
stratixgx_gxb_ver work.<my testbench> -t ps +transport_int_delays \
+transport_path_delays ←
```

Выполнение временной симуляции на уровне вентилей Verilog HDL (ModelSim/Questasim)

Для выполнения временной симуляции на уровне вентилей для чипов Stratix GX на Verilog HDL, введите следующие команды:

```
vlog -work lpm_ver 220model.v ←
vlog -work altera_mf_ver altera_mf.v ←
vlog -work sgate_ver sgate.v ←
vlog -work stratixgx_ver stratixgx_atoms.v ←
vlog -work stratixgx_gxb_ver stratixgx_hssi_atoms.v ←
vlog -work <my design>.vo <my testbench>.v ←
vsim -L lpm_ver -L altera_mf_ver -L sgate_ver -L stratixgx_ver \
-L stratixgx_gxb_ver work.<my testbench> -t ps +transport_int_delays \
+transport_path_delays ←
```

Функциональная симуляция чипов Stratix II GX

Для выполнения функциональной симуляции вашего проекта, в котором установлена мегафункция ALT2GXB, разрешающая блок гигабитного передатчика в чипах Stratix II GX, скомпилируйте файл модели **stratixiigx_hssi** в библиотеке **stratixiigx_hssi**.

Файл модели **stratixiigx_hssi_atoms** связан с библиотеками **lpm** и **sgate**. Если вы используете ModelSim/Questasim, вы должны создать эти библиотеки для выполнения симуляции.

Сгенерируйте список соединений для функциональной модуляции, включив **Generate Simulation Model** на вкладке **Simulation Library** менеджера плагина MegaWizard ALT2GXB. Файлы **The <alt2gxb entity name>.vho** или **<alt2gxb module name>.vo** будут сгенерированы в директории текущего проекта.

Файл библиотеки функциональной симуляции ALT2GXB генерируется программой Quartus II по отношению к WYSIWYG атомам **stratixiigx_hssi**.

Выполнение функциональной симуляции VHDL (ModelSim-Altera)

Для выполнения функциональной симуляции для чипов Stratix II GX на VHDL, введите следующие команды:

```
vcom -work work <alt2gxb entity name>.vho ←
vcom -work <my design>.vhd <my testbench>.vhd ←
vsim -L lpm -L altera mf -L sgate -L stratixgx hssi work.<my design> ←
```

Выполнение функциональной симуляции VHDL (ModelSim/Questasim)

Для выполнения функциональной симуляции для чипов Stratix II GX на VHDL, введите следующие команды:

```
vcom -work lpm 220pack.vhd 220model.vhd ←
vcom -work altera_mf altera_mf_components.vhd altera_mf.vhd ←
vcom -work sgate sgate_pack.vhd sgate.vhd ←
vcom -work stratixiigx_hssi stratixiigx_hssi_components.vhd \
stratixiigx_hssi_atoms.vhd ←
vcom -work work <alt2gxb entity name>.vho ←
vcom -work <my design>.vhd <my testbench>.vhd ←
vsim -L lpm -L altera_mf -L sgate -L stratixgx_hssi work.<my testbench> ←
```

Выполнение функциональной симуляции Verilog HDL (ModelSim-Altera)

Для выполнения функциональной симуляции для чипов Stratix II GX на Verilog HDL, введите следующие команды:

```
vlog -work work <alt2gxb module name>.vo ←
vlog -work <my design>.v <my testbench>.v ←
vsim -L lpm_ver -L altera_mf_ver -L sgate_ver -L stratixgx_hssi_ver \
work.<my testbench> ←
```

Выполнение функциональной симуляции Verilog HDL (ModelSim/QuartaSim)

Для выполнения функциональной симуляции для чипов Stratix II GX на Verilog HDL, введите следующие команды:

```
vlog -work lpm_ver 220model.v ←
vlog -work altera_mf_ver altera_mf.v ←
vlog -work sgate_ver sgate.v ←
vlog -work stratixiiigx_hssi_ver stratixiiigx_hssi_atoms.v ←
vlog -work work <alt2gxb module name>.vo ←
vlog -work <my design>.v <my testbench>.v ←
vsim -L lpm_ver -L altera_mf_ver -L sgate_ver -L stratixgx_hssi_ver \
work.<my testbench> ←
```

Временная симуляция на уровне вентилях для чипов Stratix II GX

Выполнение временной симуляции на уровне вентилях вашего проекта, имеющего передатчик Stratix II GX, осуществляется компиляцией файлов моделей **stratixiiigx_atoms** и **stratixiiigx_hssi_atoms** в библиотеки **stratixiiigx** и **stratixiiigx_hssi** соответственно.

Файл модели **stratixiiigx_hssi_atoms** связан с библиотеками **lpm** и **sgate**. Если вы используете ModelSim/QuartaSim, вы должны создать эти библиотеки, чтобы выполнить симуляцию.

Выполнение временной симуляции на уровне вентилях VHDL (ModelSim-Altera)

Для выполнения временной симуляции на уровне вентилях для чипов Stratix II GX на VHDL, введите следующие команды:

```
vcom -work <my design>.vho <my testbench>.vhd ←
vsim -L lpm -L altera_mf -L sgate -L stratixiiigx -L stratixiiigx_hssi \
-sdftyp <design instance>=<path to .sdo file>.sdo work.<my testbench> \
-t ps +transport_int_delays +transport_path_delays ←
```

Выполнение временной симуляции на уровне вентилях VHDL (ModelSim/QuartaSim)

Для выполнения временной симуляции на уровне вентилях для чипов Stratix II GX на VHDL, введите следующие команды:

```
vcom -work lpm 220pack.vhd 220model.vhd ←
vcom -work altera_mf altera_mf_components.vhd altera_mf.vhd ←
vcom -work sgate sgate_pack.vhd sgate.vhd ←
vcom -work stratixiiigx stratixiiigx_atoms.vhd \
stratixiiigx_components.vhd ←
vcom -work stratixiiigx_hssi stratixiiigx_hssi_components.vhd \
stratixiiigx_hssi_atoms.vhd ←
vcom -work <my design>.vho <my testbench>.vhd ←
vsim -L lpm -L altera_mf -L sgate -L stratixiiigx -L stratixiiigx_hssi \
-sdftyp <design instance>=<path to .sdo file>.sdo work.<my testbench> \
-t ps +transport_int_delays +transport_path_delays ←
```

Выполнение временной симуляции на уровне вентилей Verilog HDL (ModelSim-Altera)

Для выполнения временной симуляции на уровне вентилей для чипов Stratix II GX на Verilog HDL, введите следующие команды:

```
vlog -work <my design>.vo <my testbench>.v ←
vsim -L lpm_ver -L altera_mf_ver -L sgate_ver -L stratixiigx_ver \
-L stratixiigx_hssi_ver work.<my testbench> -t ps \
+transport_int_delays +transport_path_delays ←
```

Выполнение временной симуляции на уровне вентилей Verilog HDL (ModelSim/Questasim)

Для выполнения временной симуляции на уровне вентилей для чипов Stratix II GX на Verilog HDL, введите следующие команды:

```
vlog -work lpm_ver 220model.v ←
vlog -work altera_mf_ver altera_mf.v ←
vlog -work sgate_ver sgate.v ←
vlog -work stratixiigx_ver stratixiigx_atoms.v ←
vlog -work stratixiigx_hssi_ver stratixiigx_hssi_atoms.v ←
vlog -work <my design>.vo <my testbench>.v ←
vsim -L lpm_ver -L altera_mf_ver -L sgate_ver -L stratixiigx_ver \
-L stratixiigx_hssi_ver work.<my testbench> -t ps \
+transport_int_delays +transport_path_delays ←
```

Функциональная симуляция чипов Stratix IV GX

Для выполнения функциональной симуляции вашего проекта, в котором установлена мегафункция ALTGX, разрешающая блок гигабитного передатчика в чипах Stratix IV GX, скомпилируйте файл модели **stratixiv_hssi** в библиотеке **altgx**.

Файл модели **stratixiv_hssi** связан с библиотеками **lpm** и **sgate**. Если вы используете ModelSim/Questasim, вы должны создать эти библиотеки для выполнения симуляции.

Выполнение функциональной симуляции VHDL (ModelSim-Altera)

Для выполнения функциональной симуляции для чипов Stratix IV GX на VHDL, введите следующие команды:

```
vcom -work <my design>.vhd <my testbench>.vhd ←
vsim -L lpm -L altera_mf -L sgate -L stratixiv_hssi work.<my testbench>←
```

Выполнение функциональной симуляции VHDL (ModelSim/Questasim)

Для выполнения функциональной симуляции для чипов Stratix IV GX на VHDL, введите следующие команды:

```
vcom -work altera_mf altera_mf_components.vhd altera_mf.vhd ←
vcom -work lpm 220pack.vhd 220model.vhd ←
vcom -work sgate sgate_pack.vhd sgate.vhd ←
vcom -work stratixiv_hssi \
stratixiv_hssi_atoms.vhd stratixiv_hssi_components.vhd ←
vcom -work <my design>.vhd <my testbench>.vhd ←
vsim -L lpm -L altera_mf -L sgate -L stratixiv_hssi work.<my testbench> ←
```

Выполнение функциональной симуляции Verilog HDL (ModelSim-Altera)

Для выполнения функциональной симуляции для чипов Stratix IV GX на Verilog HDL, введите следующие команды:

```
vlog -work <my design>.v <my testbench>.v ←
vsim -L lpm_ver -L altera_mf_ver -L sgate_ver -L \
stratixiv_hssi_ver work.<my testbench> ←
```

Выполнение функциональной симуляции Verilog HDL (ModelSim/QuartaSim)

Для выполнения функциональной симуляции для чипов Stratix IV GX на Verilog HDL, введите следующие команды:

```
vlog -work lpm_ver 220model.v ←
vlog -work altera_mf_ver altera_mf.v ←
vlog -work sgate_ver sgate.v ←
vlog -work stratixiv_hssi_ver stratixiv_hssi_atoms.v ←
vlog -work <my design>.v <my testbench>.v ←
vsim -L lpm_ver -L sgate_ver -L stratixiv_hssi_ver work.<my testbench> ←
```

Временная симуляция на уровне вентилях для чипов Stratix IV GX

Выполнение временной симуляции на уровне вентилях вашего проекта, имеющего передатчик Stratix IV GX, осуществляется компиляцией файлов моделей **stratixiv_atoms** и **stratixiv_hssi_atoms** в библиотеки **stratixiv** и **stratixiv_hssi** соответственно.

Файл модели **stratixiv_hssi_atoms** связан с библиотеками **lpm** и **sgate**. Если вы используете ModelSim/QuartaSim, вы должны создать эти библиотеки, чтобы выполнить симуляцию.

Выполнение временной симуляции на уровне вентилях VHDL (ModelSim-Altera)

Для выполнения временной симуляции на уровне вентилях для чипов Stratix IV GX на VHDL, введите следующие команды:

```
vcom -work <my design>.vho <my testbench>.vhd ←
vsim -L lpm -L altera_mf -L sgate -L stratixiv -L stratixiv_hssi \
-sdftyp <design instance>=<path to .sdo file>.sdo work.<my testbench> \
-t ps - +transport_int_delays +transport_path_delays ←
```

Выполнение временной симуляции на уровне вентилях VHDL (ModelSim/QuartaSim)

Для выполнения временной симуляции на уровне вентилях для чипов Stratix IV GX на VHDL, введите следующие команды:

```
vcom -work lpm 220pack.vhd 220model.vhd ←
vcom -work altera_mf altera_mf_components.vhd altera_mf.vhd ←
vcom -work sgate sgate_pack.vhd sgate.vhd ←
vcom -work stratixiv stratixiv_atoms.vhd stratixiv_components.vhd ←
vcom -work stratixiv_hssi stratixiv_hssi_atoms.vhd \
stratixiv_hssi_components.vhd ←
vcom -work <my design>.vho <my testbench>.vhd ←
vsim -L lpm -L altera_mf -L sgate -L stratixiv -L stratixiv_hssi \
-sdftyp <design instance>=<path to .sdo file>.sdo work.<my testbench> \
-t ps +transport_int_delays +transport_path_delays ←
```

Выполнение временной симуляции на уровне вентилей Verilog HDL (ModelSim-Altera)

Для выполнения временной симуляции на уровне вентилей для чипов Stratix IV GX на Verilog HDL, введите следующие команды:

```
vlog -work <my design>.vo <my testbench>.v ←
vsim -L lpm_ver -L altera_mf_ver -L sgate_ver -L stratixiv_ver -L \
stratixiv_hssi_ver work.<my testbench> -t ps +transport_int_delays \
+transport_path_delays ←
```

Выполнение временной симуляции на уровне вентилей Verilog HDL (ModelSim/Questasim)

Для выполнения временной симуляции на уровне вентилей для чипов Stratix IV GX на Verilog HDL, введите следующие команды:

```
vlog -work lpm_ver 220model.v ←
vlog -work altera_mf_ver altera_mf.v ←
vlog -work sgate_ver sgate.v ←
vlog -work stratixiv_ver stratixiv_atoms.v ←
vlog -work stratixiv_hssi_ver stratixiv_hssi_atoms.v ←
vlog -work <my design>.vo <my testbench>.v ←
vsim -L lpm_ver -L altera_mf_ver -L sgate_ver -L stratixiv_ver \
-L stratixiv_hssi_ver work.<my testbench> -t ps +transport_int_delays \
+transport_path_delays ←
```

Функциональная симуляция чипов Stratix V GX

Для выполнения функциональной симуляции вашего проекта, в котором установлена мегафункция Custom PHY, разрешающая блок гигабитного передатчика в чипах Stratix V, скомпилируйте файл модели **stratixv_hssi**.

Файл модели **stratixv_hssi** связан с библиотеками **lpm** и **sgate**. Если вы используете ModelSim/Questasim, вы должны создать эти библиотеки для выполнения симуляции.

Модуль передатчика в менеджере плагинов MegaWizard создаётся в **Interfaces/Transceiver PHY**. Выберите **Custom PHY**.

Выполнение функциональной симуляции VHDL (ModelSim-Altera)

За информацией о выполнении функциональной симуляции для чипов Stratix V на VHDL, обратитесь к секции "Выполнение функциональной симуляции" на странице 2-9.

Выполнение функциональной симуляции Verilog HDL (ModelSim-Altera)

За информацией о выполнении функциональной симуляции для чипов Stratix V на Verilog HDL, обратитесь к разделу помощи Quartus II – Выполнение функциональной симуляции в программе ModelSim-Altera и Компиляция библиотек Stratix V.

Выполнение функциональной симуляции Verilog HDL (ModelSim/QuestaSim)

За информацией о выполнении функциональной симуляции для чипов Stratix V на Verilog HDL, обратитесь к секции "Выполнение функциональной симуляции" на странице 2-13.

Транспортные задержки

По умолчанию, программа ModelSim/QuestaSim отфильтровывает все импульсы, которые меньше, чем задержка распространения между примитивами. Включение опции транспортной задержки в программе ModelSim/QuestaSim запрещает инструменту симуляции отфильтровывать эти импульсы. Используйте следующие опции для того, чтобы увидеть все импульсы сигнала в результатах симуляции.

+transport_path_delays

Используйте эту опцию, когда импульсы в вашей симуляции меньше, чем задержка в примитиве на вентиляльном уровне.

+transport_int_delays

Используйте эту опцию, когда импульсы в вашей симуляции меньше, чем задержка внутренних соединений между примитивами на вентиляльном уровне.

Опции **+transport_path_delays** и **+transport_int_delays** также используются по умолчанию в средстве NativeLink для временной симуляции на вентиляльном уровне.

За подробной информацией об этих опциях обратитесь к справочному руководству по командам в ModelSim-Altera, установленному вместе с программой ModelSim/QuestaSim.

Следующие команды ModelSim/QuestaSim, показанные в синтаксисе командной строки, выполняют временную симуляцию на вентиляльном уровне с библиотекой семейства чипов:

```
vsim -t ips -L stratixii -sdftyp /i1=filtref_vhd.sdo work.filtref_vhd_vec_tst \  
+transport_int_delays +transport_path_delays
```